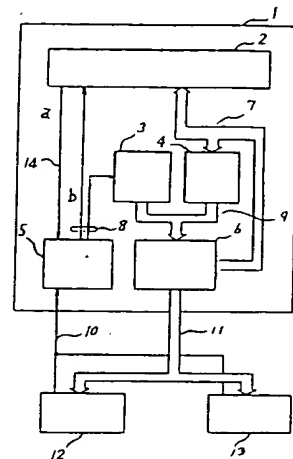


(54) AUTOMATIC SCANNING SYSTEM

(11) 63-254553 (A) (43) 21.10.1988 (19) JP
 (21) Appl. No. 62-88041 (22) 10.4.1987
 (71) NEC CORP(2) (72) SHINICHI MANABE(3)
 (51) Int. Cl. G06F15/16

PURPOSE: To scan slave processors under the control of a main processor without any waste by storing slave processor addresses to be scanned in all areas to be accessed by a counter and sending out the output data of the memory to the slave processors as the slave processor addresses.

CONSTITUTION: The main processor 1 has a microprocessor 2 which performs principal processing, a processing request detection part 5 which sends out a driving signal at specific time-limit intervals by being driven by the microprocessor 2 and stopping the transmission of the driving signal on receiving a processing request from a slave processor 12 or 13 and also outputs a processing request signal to the microprocessor 2, a counter 3 which receives the driving signal, counts up, and outputs its counted value, and a memory part 6 which stores addresses of the slave processors 12 and 13 to be scanned in all storage areas to be looked up with all counted values outputted by the counter 3 and outputs addresses to the slave processors 12 and 13 according to the counted values. Consequently, response to the slave processors 12 and 13 is speeded up.



5: processing request detection part, 6: memory part, 7: data bus, 8: scan control line, 9: memory address, 10: scan response line, 11: address bus, a: driving line, b: processing request signal

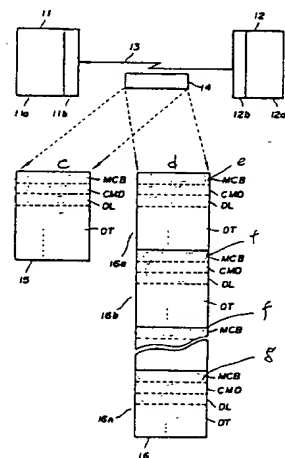
(54) DATA TRANSFER SYSTEM

(11) 63-254554 (A) (43) 21.10.1988 (19) JP
 (21) Appl. No. 62-88413 (22) 10.4.1987
 (71) FANUC LTD (72) MAKI SEKI(2)
 (51) Int. Cl. G06F15/16, G06F13/38

BEST AVAILABLE COPY

PURPOSE: To obtain a data transfer system which requires only a small-capacity buffer by discriminating the head, middle, and tail of a data block in split transfer mode according to control data and composing a group of significant data, and performing specific processing according to a command and the data.

CONSTITUTION: A 1st processor unit 11 discriminates between a batch transfer mode and the split transfer mode and transfers control data MCB indicating that the data block is the head, middle, or tail to a 2nd processor unit 12 in split transfer mode together with a command and data. Then, the 2nd processor unit 12 performs processing according to the received command and data in batch transfer mode. In split transfer mode, on the other hand, the head, middle, and tail are discriminated according to the control data MCB to compose the group of significant data and specific processing is carried out according to the command and data. Consequently, only the small-capacity buffer is required.



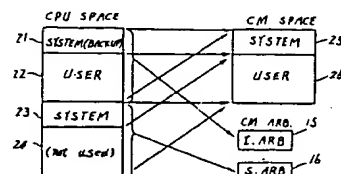
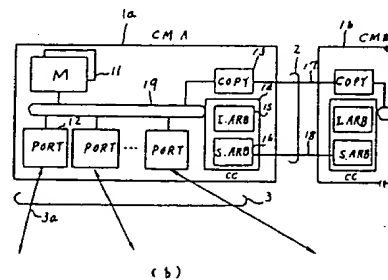
11b: communication interface, 12a: subprocessor, 12b: communication interface, CMD: command, DL: data length, DT: data, c: batch transfer mode, d: split transfer mode, e: head, f: middle, g: tail

(54) SHARED DUAL MEMORY CONTROL SYSTEM

(11) 63-254555 (A) (43) 21.10.1988 (19) JP
 (21) Appl. No. 62-88822 (22) 13.4.1987
 (71) HITACHI LTD (72) YOSHIHIRO MIYAZAKI(3)
 (51) Int. Cl. G06F15/16

PURPOSE: To evade a system stop by accessing a system area where writing to the same address is performed in conflict by using a synchronous type selecting device normally, but an independent type selecting device in the case of the fault of the synchronous type selecting device.

CONSTITUTION: The independent type selecting device 15 which performs selection control independently of other shared memories and the synchronous type selecting device 16 where a slave system memory selects a CPU according to the selection result of a master system memory are provided in a shared memory 1a; and the former 15 is used normally for access to a user area and the latter 16 is used for access to a system area. When the latter 16 is in trouble, other CPUs are inhibited from accessing the system area through an inter-CPU linkage mechanism provided separately with the system program of a CPU determined as a master previously and then the independent selecting device 15 is used to access the system area and carry on processing. Consequently, the synchronizing type selecting device 16 does not become a bottle neck of the reliability of the whole system and high system reliability is obtained.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-254554

⑬ Int. Cl.⁴

G 06 F 15/16
13/38

識別記号

3 2 0
3 4 0

庁内整理番号

6745-5B
Z-8840-5B

⑭ 公開 昭和63年(1988)10月21日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 データ転送方式

⑯ 特 願 昭62-88413

⑰ 出 願 昭62(1987)4月10日

⑱ 発 明 者 関 真 樹 東京都日野市旭が丘3丁目5番地1 ファナック株式会社
商品開発研究所内

⑲ 発 明 者 森 寄 和 彦 東京都日野市旭が丘3丁目5番地1 ファナック株式会社
商品開発研究所内

⑲ 発 明 者 目 黒 秀 徳 東京都日野市旭が丘3丁目5番地1 ファナック株式会社
商品開発研究所内

⑳ 出 願 人 ファナック株式会社 山梨県南都留郡忍野村忍草字古馬場3580番地

㉑ 代 理 人 弁理士 齊藤 千幹

BEST AVAILABLE COPY

明 細 書

1. 発明の名称

データ転送方式

2. 特許請求の範囲

第1のプロセッサユニットから第2のプロセッサユニットへ通信回線を介してコマンドとデータ転送するデータ転送方式において、

第1のプロセッサユニットはコマンド及びデータと共に、一括転送モードであるか分割転送モードであるか及び分割転送モードであればデータブロックは先頭か、途中か、最終かを示す制御データを第2プロセッサユニットに転送し、

第2プロセッサユニットは一括転送モードの場合には受信したコマンドとデータとに基づいて処理を行い、分割転送モードの場合には制御データに基づいて先頭、途中、最終を識別して有意味な一塊のデータを組み立て、コマンドと該データに基づいて所定の処理を行うことを特徴とするデータ転送方式。

3. 発明の詳細な説明

<産業上の利用分野>

本発明はデータ転送方式に係り、特に適宜データを一括転送モードと分割転送モードで相手方に転送するデータ転送方式に関する。

<従来技術>

コンピュータで構成されたメインのプロセッサユニット(ホストプロセッサユニット)と該プロセッサユニットから送られてくるコマンドとデータに基づいて所定の処理、たとえばディスプレイ処理を実行するサブのプロセッサを備えたシステムがある。

かかるシステムにおいて、従来データの転送モードは一括転送モードしかなく、コマンドの後に必要なバイト数の全データを一括して転送するようになっている。

<発明が解決しようとしている問題点>

ところで、データ転送側はデータをバッファに用意し、しかる後コマンドに続いて該データを受信側に転送する。このため、データを一括転送モードでしか転送できない場合には、1つのコマン

ドに続いて転送されるデータの最大バイト数分のバッファを設けなくてはならず、コストアップを招来するという問題がある。

以上から本発明の目的は小容量のバッファ、たとえば頻繁に使用するコマンドに続いて送られるデータバイト数に応じた容量のバッファを用意するだけで良いデータ転送方式を提供することである。

<問題点を解決するための手段>

第1図は本発明のデータ転送説明図である。

11はホスト側である第1のプロセッサユニット、12はディスプレイ端末等の第2のプロセッサユニット、13は通信回線、14は転送データであり、MCBは制御データである。

<作用>

第1のプロセッサユニット11はコマンド及びデータと共に、一括転送モードであるか分割転送モードであるか及び分割転送モードであればデータブロックは先頭か、途中か、最終かを示す制御データMCBを第2プロセッサユニット12に転

送し、第2プロセッサユニット12は一括転送モードの場合には受信したコマンドとデータとに基づいて処理を行い、分割転送モードの場合には制御データMCBに基づいて先頭、途中、最終を識別して有意義な一塊のデータに組み立て、コマンドと該データに基づいて所定の処理を行う。

<実施例>

第1図は本発明のデータ転送説明図である。

11はホスト側である第1のプロセッサユニット、12はディスプレイ端末側の第2のプロセッサユニット、13は通信回線、14は転送データである。

第1のプロセッサユニット11はアプリケーションプログラムにより処理を実行するメインプロセッサ11aとデータ通信に関与する通信インタフェース11bを備え、第2のプロセッサユニット12も同様にディスプレイプログラムに基づいてディスプレイ処理を行うサブプロセッサユニット12aとデータ通信に関与する通信インタフェース12bを備えている。

転送データは一括転送するか、分割転送するかによりフォーマットが異なっている。15は一括転送モードにおけるデータフォーマットであり、一括転送モードであることを示す1バイトの制御データMCB、コマンドCMD、転送されるデータのデータ長DL、データDTで構成されている。又、16は分割転送モードにおけるデータフォーマットであり、データはn分割して送られ、それぞれの分割データは分割転送モードであることを示す制御バイトMCB、コマンドCMD、転送されるデータのデータ長DL、データDTとで構成されている。制御バイトMCBの内容は、一括転送モードの場合には「FF_n」となり（Hは16進を示すサフィックス）、分割転送であって後に続くデータブロックが先頭ブロックの場合には「00_n」となり、途中ブロックの場合には「01_n」となり、最終ブロックの場合には「02_n」となる。

第2図は本発明にかかるデータ受信例（たとえば第2のプロセッサユニット12）の処理の流れ図である。尚、データを分割して転送するか一括

して転送するかはアプリケーションプログラムの作成時に、プログラマがバッファの大きさを考慮して決定して指示してあるものとする。

第1のプロセッサユニット11はアプリケーションプログラムに基づいて処理を行う。そして、コマンド及びデータを第2のプロセッサユニットに転送する状況になれば、アプリケーションプログラムの指示に従ってデータを一括転送モードで転送するか、分割転送モードで転送するか決定して、該モードに応じて転送データ14を作成して第2のプロセッサユニット12側に転送する。第2のプロセッサユニット12は第1のプロセッサユニット11から転送データ14を受信すれば（ステップ101）、該転送データの先頭に配置されている制御データを用いて一括転送モードか分割転送モードかを判別する（ステップ102）。制御データが「FF_n」であれば一括転送モードであるから以降のコマンドとデータに基づいて所定の処理を実行する（ステップ103）。

一方、分割転送モードであれば、制御データを

BEST AVAILABLE COPY

参照して以降のデータブロックが先頭ブロックか、途中ブロックか、最終ブロックかを判別し、データブロックを受信順に並べて有意義な一塊のデータに組み立てる（ステップ104）。

ついで、最終ブロックかどうかチェックし（ステップ105）、最終ブロックでなければステップ101以降のステップにより次のデータブロックを受信して同様な処理を繰り返し、最終ブロックであればコマンドと前記組み立てたデータを用いて所定の処理を実行する。

尚、アプリケーションプログラムでデータを分割転送するか一括転送するかを指示する場合について説明したが、このような指示はアプリケーションプログラムでは行わず、プロセッサが転送データを生成しながらバッファの容量以上になるかどうかを監視し、以上にならない場合は一括転送、以上になれば分割転送するようにデータを構成してもよい。

<発明の効果>

以上本発明によれば、転送するデータ長に応じ

て一括転送あるいは分割転送すると共に、受信側で一括転送モードの場合には受信したコマンドとデータとに基づいて処理を行い、分割転送モードの場合には制御データに基づいてデータブロックの先頭、途中、最終を識別して有意義な一塊のデータを組み立て、コマンドと該データに基づいて所定の処理を行うように構成したから、小容量のバッファ、たとえば頻繁に使用するコマンドに続いて送られるデータバイト数に応じた容量のバッファを用意するだけで良い。

4. 図面の簡単な説明

第1図は本発明のデータ転送説明図、

第2図はデータ受信側の処理の流れ図である。

- 11・・・第1のプロセッサユニット、
- 12・・・第2のプロセッサユニット、
- 13・・・通信回線、
- 14・・・転送データ、
- MCB・・・制御バイト

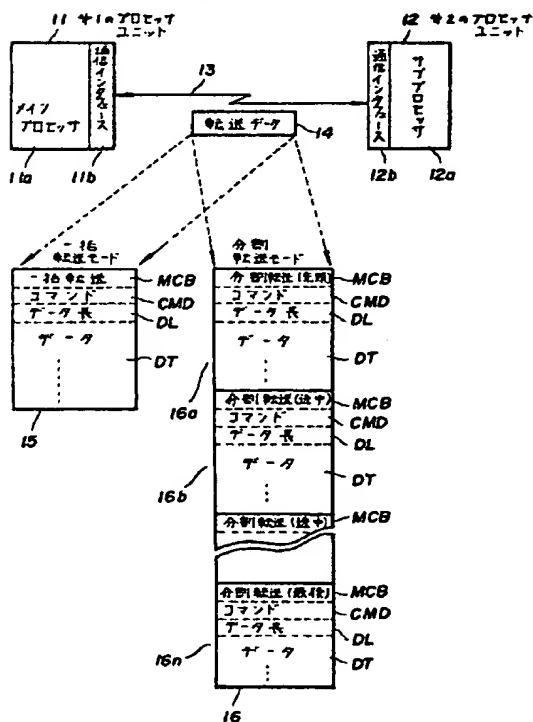
特許出願人

ファナック株式会社

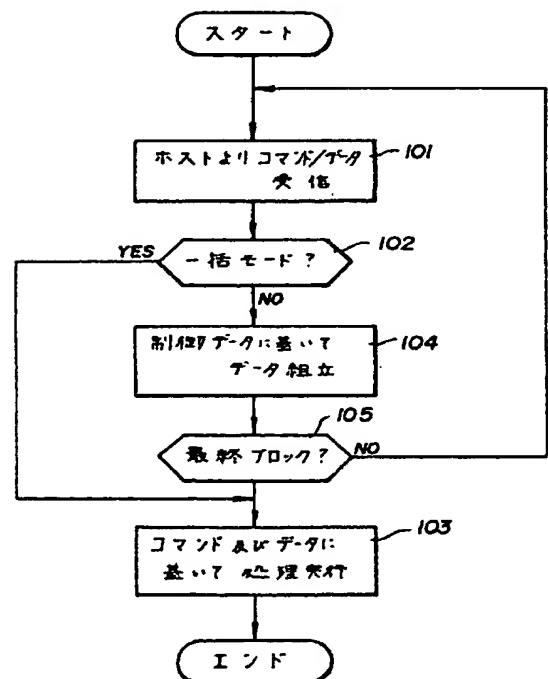
代理人

弁理士 齋藤千幹

第1図



第2図



BEST AVAILABLE COPY